Universität Stuttgart

INSTITUT FÜR
KOMMUNIKATIONSNETZE
UND RECHNERSYSTEME
Prof. Dr.-Ing. Andreas Kirstädter

Bachelor-Arbeit / Forschungsarbeit Nr. 1094

Implementierung der RISC-V-Gleitkommaerweiterungen F und D

Methoden
Entwurf digitaler Systeme

Themengebiete
Rechnerarchitektur

Hintergrund
Gleitkommaarithmetik ist für viele Einsatzgebiete unverzichtbar, etwa für wissenschaftliche Anwendungen, Signalverarbeitung, Grafik oder maschinelles Lernen. Die modulare RISC-V-Architektur definiert hierfür die Erweiterungen F (einfache Genauigkeit) und D (doppelte Genauigkeit), die Gleitkommabefehle gemäß dem Standard IEEE 754 spezifizieren. Gemeinsam mit den Erweiterungen I, M, A, Zicsr und Zifencei bilden sie die Befehlssatzkombination RV64G. Ergänzt um die C-Erweiterung für komprimierte 16-Bit-Befehle ergibt sich daraus RV64GC, das als Grundlage für gängige Linux-Distributionen dient.

Am IKR wird ein prototypisches Rechnersystem entwickelt, das einen RV64IMA_Zicsr_Zifencei-Prozessor enthält und auf dem Linux lauffähig ist. Gleitkommaoperationen müssen bisher jedoch in Software nachgebildet werden. Eine Hardwareunterstützung würde die Rechenleistung für solche Anwendungen deutlich steigern und wäre zugleich ein wesentlicher Schritt hin zu RV64GC und damit zur Ausführung gängiger Linux-Distributionen.

Aufgabenstellung
Die Arbeit gliedert sich in folgende Schritte:

- Einarbeitung in das bestehende prototypische Rechnersystem
- Einarbeitung in die RISC-V ISA, die F- und D-Erweiterung sowie den Gleitkommastandard IEEE 754
- Entwicklung eines Konzepts für eine Gleitkommaeinheit und deren Integration in die bestehende Pipeline
- Implementierung der Erweiterungen in VHDL
- Validierung der Funktionalität durch Testprogramme, Referenzmodelle und einen bestehenden Emulator für den Prozessor
- Optional: Inbetriebnahme von Linux mit Hardware-Gleitkommaunterstützung

Erworbene Kenntnisse und Fähigkeiten
Sie lernen den Aufbau und die Funktionsweise von Gleitkommaeinheiten kennen und erarbeiten sich fundierte Kenntnisse über die Zahlendarstellung, Rundung und Ausnahmebehandlung nach IEEE 754 sowie über arithmetische Schaltungen wie Multiply-Add, Division und Quadratwurzel. Darüber hinaus lernen Sie mit RISC-V eine moderne und modulare Prozessorarchitektur kennen, deren Erfolg und Verbreitung in Forschung und Industrie ständig zunimmt. Dabei vertiefen Sie Ihre VHDL-Kenntnisse, gewinnen Erfahrung in der systematischen Verifikation von Hardware und sind in der Lage, komplexe digitale Systeme zu realisieren.

Voraussetzungen
Entwurf digitaler Systeme

Erwünschte Vorkenntnisse
Rechnerarchitektur und Rechnerorganisation

Kontakt
M.Sc. Christian Koehler
Raum 1.320 (ETI II), Telefon 685-69001, E-Mail christian.koehler@ikr.uni-stuttgart.de