



Master-Arbeit Nr. 1049

Entwurf und Implementierung eines PCI-Express Endpoints für einen FPGA in VHDL zur Anbindung von Peripheriegeräten an einen objektbasierten Forschungsprozessor



Methoden

Entwurf digitaler Systeme

Themengebiete

Rechnerarchitektur

Motivation

Zur prototypischen Realisierung von Mikroprozessoren und Rechnersystemen mit diesen Mikroprozessoren benötigt man leistungsfähige FPGAs mit vielen Logik-Ressourcen sowie für Rechner übliche Schnittstellen wie USB, HDMI und Ethernet. Da Hochleistungs-FPGAs heute fast ausnahmslos als Beschleuniger in PCs verwendet werden, besitzen entsprechende Entwicklungs-Boards außer PCI Express und SFP- bzw. QSFP-Käfigen meist über keine weiteren Schnittstellen. Entwicklungs-Boards mit den gewünschten Schnittstellen werden dagegen nur mit Low-Cost oder Mittelklasse-FPGAs angeboten. Aus diesem Grund entstand die Idee, ein Hochleistungs-Entwicklungsboard mit High-End-FPGA über PCI-Express mit einem Mittelklasse-Board zu verbinden.

Aufgabenstellung

In einer vorausgegangenen Arbeit wurde ein PCI-Express Root Complex für ein High-End-Entwicklungsboard mit Stratix 10 FPGA und dessen Anbindung an den objektbasierten Forschungsprozessor des Instituts realisiert. Ziel der vorliegenden Ausschreibung ist es, einen entsprechenden Endpoint auf einem Entwicklungsboard mit Cyclone 10 FPGA zu entwerfen und zu implementieren. Mit Hilfe dieses Endpoints sollen anschließend verschiedene Peripheriegeräte auf dem Cyclone-10-Entwicklungsboard implementiert und über PCI Express an den Forschungsprozessor im Stratix 10 FPGA angebunden werden.

Voraussetzungen

Entwurf digitaler Systeme

Kontakt

Dipl.-Ing. Matthias Meyer

Raum 1.334 (ETI II), Telefon 685-67975, E-Mail matthias.meyer@ikr.uni-stuttgart.de